

Inhaltsverzeichnis

I	Einführung	1
1	Wieso FPGAs für Maker?	3
2	Struktur und Verwendung dieses Buchs	5
3	FPGA-Grundlagen	9
3.1	Was ist ein FPGA?	9
3.2	Entwicklungsablauf im Überblick	16
3.3	VHDL-Einführung	20
3.4	Eine erste Dosis VHDL	21
3.5	Notwendige Ausstattung	27
II	Einfache Schaltungen	29
4	Los geht's – das erste FPGA-Projekt	31
4.1	Einführung	31
4.2	Vorbereitendes Experiment und Workflow	34
4.3	Logik-Gatter	60
4.4	Simulation	69
4.5	Zusammenfassung	77
5	»Hello World« – es blinkt	79
5.1	Getaktete Digitalsysteme	79
5.2	Zähler	84
5.3	Simulation des Binärzählers	88
5.4	Ein Teiler für die LED	91
5.5	Blinken mit Hardware	91
5.6	Verfeinerter Binärzähler	94
5.7	Zusammenfassung	97
6	VHDL-Intermezzo	99
6.1	Sprachstandards	99
6.2	Struktur eines VHDL-Files	99

6.3	VHDL-Statement	101
6.4	Concurrent $\leftrightarrow$ Sequential	103
6.5	Ein wenig mehr VHDL	110
6.6	Ausgewählte VHDL-Konstrukte und -Designmuster	121
6.7	Synchrone Digitalsysteme	128
6.8	Universelle Grundstruktur	129
6.9	Zusammenfassung	141
7	Bausteine und Entwurfsmuster	143
7.1	Clock-Signale	143
7.2	Verwendung von IP	151
7.3	Synchronisierung und Entprellung	158
7.4	Zustandsautomat	169
7.5	Zusammenfassung	176
8	Siebensegmentanzeigen	177
8.1	Aufbau und Funktion	177
8.2	Einfacher Test mit einem Element	179
8.3	Umwandlung von Binärcode in eine Hex-Zahlendarstellung	180
8.4	Umwandlung von Binärcode in eine Dezimalzahlendarstellung	183
8.5	Mehr als ein Digit – Multiplexing	187
8.6	Komplettbeispiel	190
8.7	Zusammenfassung	197
9	Spielereien mit Leuchtdioden	199
9.1	Als die Lichter laufen lernten	199
9.2	Dimmen einer LED	201
9.3	RGB-LEDs	211
9.4	Zusammenfassung	218

III Weiterführendes und Projekte 219

10	Wie kommt man weiter?	221
10.1	FPGA-Board	221
10.2	FPGA-Entwicklungsumgebung und Workflow	222
10.3	VHDL	226
11	Digitaluhr auf FPGA-Basis	227
11.1	Merkmale der Digitaluhr	227
11.2	Anforderungen an die Hardware	227
11.3	Entwicklung des Schaltungskonzepts	228
11.4	Implementierung	231
11.5	Integration	256

11.6	Zusammenfassung	263
12	Ansteuerung eines RGB-LED-Matrix-Displays	265
12.1	Grundlagen	265
12.2	Schaltung zur Display-Ansteuerung	274
12.3	Pong	306
12.4	Zusammenfassung	319
13	Ausflug zu Verilog	321
13.1	Einstieg in Verilog	321
13.2	Einbinden eines Verilog-Moduls in ein VHDL-Projekt	323
13.3	Simulation bei der Verwendung von Verilog-Modulen	328
IV	Anhang	331
A	VHDL-Kurzübersicht	333
A.1	entity	333
A.2	architecture	333
A.3	component	334
A.4	process	336
A.5	Datentypumwandlungen	337
A.6	Initialisierung mit others	339
A.7	Bedingte Ausführung	339
B	FPGA-Werkzeugketten	343
C	Altera-Werkzeugkette »Quartus Prime Lite Edition«	347
C.1	Anlegen eines neuen Projekts	348
C.2	Anlegen eines neuen VHDL-Files	355
C.3	Einbinden eines schon vorhandenen VHDL-Files	358
C.4	Analyse und Synthese	359
C.5	Pin Planning	360
C.6	Place & Route, Erzeugung des Bitstreams	361
C.7	Download	362
D	Lattice-Werkzeugkette »Diamond«	367
D.1	Anlegen eines neuen Projekts	368
D.2	Anlegen eines neuen VHDL-Files	373
D.3	Einbinden eines schon vorhandenen VHDL-Files	375
D.4	Eingabe von Constraints	377
D.5	Synthese, Mapping, Place & Route	378
D.6	Generierung der Konfigurationsdaten	379
D.7	Download	380

E	Microsemi-Werkzeugkette »Libero SoC«	385
E.1	Anlegen eines neuen Projekts	386
E.2	Anlegen eines neuen VHDL-Files	390
E.3	Einbinden eines schon vorhandenen VHDL-Files	394
E.4	Synthese	396
E.5	Definition von I/O-Constraints	397
E.6	Erzeugen der Konfigurationsdaten	399
E.7	Download	400
F	Xilinx-Werkzeugkette »ISE«	401
F.1	Anlegen eines neuen Projekts	402
F.2	Anlegen eines neuen VHDL-Files	405
F.3	Anlegen von I/O-Constraints	410
F.4	Einbinden eines schon vorhandenen VHDL-Files	413
F.5	Implementierung	415
F.6	Erzeugung des Bitstreams	416
F.7	Download	417
G	Vergleich der Werkzeugketten	419
H	FPGA-Boards für Maker	421
H.1	Einige Bezugsquellen	421
H.2	Board-Übersicht	422
H.3	Boards, Boards, Boards	423
	Glossar	435
	Literaturverzeichnis	439
	Index	441