

Inhalt

Vorwort — V

- 1 Grundlagen — 1**
 - 1.1 Einleitung — 1
 - 1.2 Entwurfsmethoden für digitale Systeme — 2
 - 1.3 Definition der Schnittstellen für die Subsysteme — 5
 - 1.4 Simulation und Synthese mit VHDL — 6

- 2 Das 12-Bit-Mikroprozessor-System (MPU12_S) — 11**
 - 2.1 Entwurf eines 12-Bit-Mikroprozessors — 12
 - 2.1.1 Bestimmung der Befehlsphasen — 16
 - 2.1.2 Protokolle für die Ein- und Ausgabe-Einheiten — 17
 - 2.2 Realisierung des 12-Bit-Mikroprozessors MPU12 — 21
 - 2.2.1 Entwurf des 12-Bit-Operationswerkes — 22
 - 2.2.2 Entwurf des Steuerwerkes für die MPU12 — 40
 - 2.3 Modellierung der 12-Bit-Mikroprozessor-Systeme — 45

- 3 Modellierung des 12-Bit-Mikroprozessor-Systems(1) — 49**
 - 3.1 VHDL-Code für das System MPU12_S1 — 50
 - 3.2 VHDL-Code für den Mikroprozessor MPU12_1 — 52
 - 3.3 VHDL-Modell für den RAM-Speicher — 55
 - 3.4 VHDL-Code für den Frequenzteiler(1) — 58
 - 3.5 VHDL-Modell für das 12-Bit-Steuerwerk(1) — 61
 - 3.6 VHDL-Modell für das 12-Bit-Operationswerk(1) — 69
 - 3.6.1 VHDL-Modelle für getaktete D-Flip-Flops — 75
 - 3.6.2 VHDL-Modelle für n-Bit-Register — 77
 - 3.6.3 VHDL-Code für das 12-Bit-Master-Slave-Register(1) — 80
 - 3.6.4 VHDL-Code für das 12-Bit-Register-Stack(1) — 82
 - 3.6.5 VHDL-Code für den 12-Bit-Programmzähler(1) — 85
 - 3.6.6 VHDL-Modelle für Multiplexer — 87
 - 3.6.7 VHDL-Code für den 12-Bit-Tri-State-Treiber(1) — 93
 - 3.6.8 VHDL-Code für ODER-, UND-, INV-Glieder — 95
 - 3.7 VHDL-Modell für die 12-Bit-Akkumulator-Einheit(1) — 96
 - 3.7.1 VHDL-Code für die n-Bit-ALU-Einheit — 101
 - 3.7.2 VHDL-Code für das n-Bit-Universal-Register — 108
 - 3.7.3 VHDL-Code für den 12-Bit-Komparator — 116

- 4 Modellierung des 12-Bit-Mikroprozessor-Systems(2) — 119**
 - 4.1 VHDL-Code für das Mikroprozessor-System MPU12_S2 — 120

- 4.2 VHDL-Code für den Mikroprozessor MPU12_2 — 122
- 4.3 VHDL-Code für den Frequenzteiler(2) — 124
- 4.4 RAM-Speicher mit IP-Core-Generator — 127
- 4.5 VHDL-Modell für das 12-Bit-Steuerwerk(2) — 131
- 4.6 VHDL-Modell für das 12-Bit-Operationswerk(2) — 131
- 4.6.1 VHDL-Code für das 12-Bit-Master-Slave-Register(2) — 137
- 4.6.2 VHDL-Code für den 12-Bit-Programmzähler(2) — 139
- 4.6.3 VHDL-Code für den 12-Bit-Register-Stack(2) — 140
- 4.6.4 VHDL-Code für den 12-Bit-Tri-State-Treiber(2) — 142
- 4.7 VHDL-Modell für die 12-Bit-Akkumulator-Einheit(2) — 143
- 4.7.1 VHDL-Code für die 13-Bit-ALU-Einheit(2) — 146
- 4.7.2 VHDL-Code für das 12-Bit-Universal-Register(2) — 149

- 5 **Modellierung des Mikroprozessor-Systems(3) — 153**
- 5.1 VHDL-Modell für das 12-Bit-Operationswerk(3) — 153
- 5.2 VHDL-Modell für die 12-Bit-Akkumulator-Einheit(3) — 158

- 6 **Vergleich der Mikroprozessor-Systeme — 163**

- 7 **Testen der 12-Bit-Mikroprozessor-Systeme — 165**
- 7.1 Simulation mit Hilfe einer Testbench — 165
- 7.2 Testen des Mikroprozessor-Systems(1) — 167
- 7.2.1 VHDL-Code für das 12-Bit-RAM mit Initialisierung — 169
- 7.2.2 Testbench: Funktionale Simulation des Systems MPU12_S1 — 171
- 7.2.3 Testbench: Timing Simulation des Systems MPU12_S1 — 174
- 7.3 Testen des 12-Bit-Mikroprozessor-Systems(2) — 178
- 7.3.1 Testbench: Funktionale Simulation des Systems MPU12_S2 — 178
- 7.3.2 Testbench: Timing Simulation des Systems MPU12_S2 — 181

- 8 **Durchführung der Tests mit dem Demo-Board — 185**

- A **Anhang — 189**
- A.1 Verwendete Entwicklungssoftware (CAD/CAE-Tools) — 189
- A.2 Memory-Editor und IP-Core-Generator — 189
- A.3 Beispiele für Testprogramme — 192
- A.3.1 System MPU12_S1: Testprogramm ER60 — 192
- A.3.2 System MPU12_S2: Testprogramm UP100 — 197
- A.4 Testen mit dem Demo-Board — 201

Literatur — 207

Stichwortverzeichnis — 209